

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.<sup>6</sup>

H04B 1/707

H04J 13/04

## [12] 发明专利申请公开说明书

[21] 申请号 96199807.5

[43] 公开日 1999年2月17日

[11] 公开号 CN 1208515A

[22] 申请日 96.12.23 [21] 申请号 96199807.5

[30] 优先权

[32] 96.1.29 [33] US [31] 08/593,758

[32] 96.2.26 [33] US [31] 08/606,906

[86] 国际申请 PCT/US96/20754 96.12.23

[87] 国际公布 WO97/28612 英 97.8.7

[85] 进入国家阶段日期 98.7.29

[71] 申请人 摩托罗拉公司

地址 美国伊利诺斯

[72] 发明人 安德鲁·M·斯劳尼格

马科·A·马约尔

卡尔·迈龙·威利斯

[74] 专利代理机构 中国国际贸易促进委员会专利商标事务所

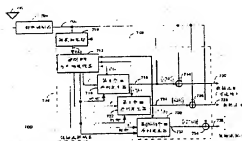
代理人 付建军

权利要求书 4 页 说明书 13 页 附图页数 10 页

[54] 发明名称 在多用户扩频系统中的码同步

[57] 摘要

在发射机中对伪噪声(PN)序列发生器进行初始化为预定的初始状态并且随后产生时间同步的PN序列的方法和装置。然后利用PN序列对信息编码来发送一个扩频信号。在接收机(700)中,捕获和跟踪PN序列中的一个预定序列(710),并且预测和跟踪预定的初始状态中的一个状态。接收机的PN序列发生器(714, 722, 730)被调整(712)产生一个与预定的PN序列时间同步的选定的PN序列,并且通过运用该选定的PN序列对信息解码,对PN序列中相对应的那个序列进行解扩(718, 726, 734)。



## 权 利 要 求 书

1、一种在数据通信系统中发射和接收扩频信号中的信息的方法，该方法包含在发射机中的以下步骤：

将多个伪噪声（PN）序列发生器初始化为多个预定的初始状态；  
之后用多个PN序列发生器产生互相时间同步的多个发送PN序列；  
通过使用这多个发送PN序列对信息编码来发送扩频信号；并且  
该方法进一步包含在接收机中的以下步骤：

捕获和跟踪多个发送PN序列中的一个预先确定的序列；

预测和跟踪多个预定初始状态中的一个选定状态；

调整一个PN序列发生器产生一个与多个发送PN序列中的一个相对应并与多个发送PN序列中一个预定序列时间同步的选定PN序列；并且

通过利用该选定的PN序列对信息解码从而对多个发送PN序列的一个对应序列进行解扩。

2、权利要求1的方法，其中初始化步骤包含把相同的初始状态装入多个PN序列发生器的步骤。

3、权利要求1的方法，其中初始化步骤包含把并不是彼此都相同的初始状态装入多个PN序列发生器的步骤。

4、权利要求1的方法，其中调整步骤的开始与多个预定初始状态中的一个选定状态的出现相一致。

5、权利要求1的方法，

其中调整步骤开始在与PN序列发生器中的第一套状态设置相符合的时刻，所述时刻的第一套状态设置与正在产生选定的PN序列的多个PN序列发生器中的第二套状态相同。

6、权利要求1的方法，

其中调整步骤开始在不同于多个预定初始状态中的一个选定状态的事件出现的时刻，并且

其中的调整步骤包括下列步骤：

确定对应于所述时刻的选定PN序列的PN序列发生器的一个新状态，

并且

用新状态装入 PN 序列发生器。

7、权利要求 1 的方法，其中调整步骤包括改变 PN 序列发生器的反馈配置的步骤。

8、权利要求 1 的方法，其中调整步骤包括把一套预定状态装入 PN 序列发生器的步骤。

9、权利要求 1 的方法，其中发射步骤包含：

发送多个发送 PN 序列中的某个，使其不被信息调制。

10、权利要求 1 的方法，其中初始化步骤包含：

以能减少多个发送 PN 序列中每对平均互相关值的方式选定多个预定初始状态的步骤。

11、权利要求 1 的方法，其中多个发送 PN 序列包含多个最大长度线性移位寄存器序列(m 序列)。

12、权利要求 1 的方法，其中调整步骤包括下面的步骤：

调整多个 PN 序列发生器同时产生多个与多个发送 PN 序列中的若干个相对应并与多个发送 PN 序列中的一个预定序列时间同步的选定 PN 序列；并且

其中解扩步骤包含下面的步骤：

利用该多个选定的 PN 序列对信息解码，从而同时对多个发送 PN 序列的所述若干个对应序列进行解扩。

13、在数据通信系统中发送作为扩频信号的信息的发射机，该发射机包含：

一个用于接收包含要发送信息的信息的输入接口；

一个连到输入接口的用于处理信息的处理器；

连到处理器准备由此初始化为多个预定初始状态的多个伪噪声(PN)序列发生器，其中该处理器控制多个 PN 序列发生器产生多个互相时间同步的发送 PN 序列；并且

至少一个射频(RF)调制器，用于在运用多个发送 PN 序列对信息编码之后，发射扩频信号。

14、权利要求 13 的发射机，其中处理器被编程发送多个发送 PN 序列中的一个不被信息调制的序列。

15、权利要求 13 的发射机，其中处理器被编程用来选择能够减少多个发送 PN 序列中的每对的平均互相关值的多个预定初始状态。

16、权利要求 13 的发射机，其中多个发送 PN 序列包含多个最大长度线性移位寄存器序列(m 序列)。

17、在数据通信系统中用于接收扩频信号中信息的接收机，该接收机包含

一个用于捕获和跟踪互相时间同步的多个发送 PN 序列中的一个预定序列的捕获和跟踪单元；

一个连到捕获和跟踪单元的处理器，该处理器用于预测和跟踪多个预定初始状态中的一个状态和用于调整第一个 PN 序列发生器产生与多个发送 PN 序列中的一个相对应的不同于预先确定那个序列并与预先确定的那个序列时间同步的一个选定的 PN 序列；

连到处理器的第一个 PN 序列发生器，用于通过利用选定的 PN 序列对信息解码，从而对多个发送 PN 序列中的一个相应序列进行解扩。

18、权利要求 17 的接收机，其中处理器被编程调整第一个 PN 序列发生器与多个预定初始状态中的一个选定状态的事件相符合。

19、权利要求 17 的接收机，其中处理器被编程：

在不同于多个预定初始状态中的一个选定状态的事件的时刻调整第一个 PN 序列发生器；

确定对应于所述时刻的选定 PN 序列的第一个 PN 序列发生器的一个新状态，并且

用新状态装入第一个 PN 序列发生器。

20、权利要求 17 的接收机，其中处理器被编程改变第一个 PN 序列发生器的反馈配置。

21、权利要求 17 的接收机，其中处理器被编程用对应于产生的选定 PN 序列的另一个预定初始状态装入第一个 PN 序列发生器。

22、权利要求 17 的接收机，进一步包含第二个 PN 序列发生器与捕获和跟踪单元协作，捕获和跟踪多个发送 PN 序列中的一个预定序列，其中处理器调整第一个 PN 序列发生器，与第一和第二个 PN 序列发生器中对状态事件相符合。

23、权利要求 17 的接收机，其中多个发送 PN 序列包含多个最大长度线性移位寄存器序列(m 序列)。

24、在数据通信系统中用于接收扩频信号中信息的接收机，该接收机包含：

一个用于捕获和跟踪互相时间同步的多个发送 PN 序列中的一个预定序列的捕获和跟踪单元；

一个连到捕获和跟踪单元的处理器，用于预测和跟踪多个预定初始状态中的一个状态和用于调整多个 PN 序列发生器同时产生与多个发送 PN 序列中的若干个相对应并与预先确定的一个序列时间同步的一个选定的 PN 序列；并且

连到处理器的多个 PN 序列发生器，用于通过利用多个选定的 PN 序列对信息解码，从而对多个发送 PN 序列中的若干个相应序列同时进行解扩。

# 说明书

## 在多用户扩频系统中的码同步

### 发明领域

本发明一般涉及通信系统，特别是发射和接收扩频信号中的信息的方法和装置。

### 发明背景

由于信息吞吐量的增加，现代数据通信系统正在向更高的带宽演变。获得更高带宽的通常方式是运用并行信道来发送信息。例如在运用扩频技术的系统中，可以产生多于一个的伪噪声（PN）序列，并用于调制多于一个的信息数据流，由此产生经由一单个射频发射机发射的信息的多个并行信道。

现有技术的用于在多个并行信道中发送的扩频信号的接收机，要求有相应的多个用于解扩多个PN序列从而对信息解码的捕获和跟踪环路。多个捕获和跟踪环路大大地增加了现有技术接收机的成本。

这样，需要一种发射和接收不需要昂贵的多个捕获和跟踪环路的多个信道扩频信号中的信息的方法和装置。需要一种仅利用单个捕获和跟踪环路来对多个并行信道解码的方法和装置。

### 发明概述

本发明的一个方面是一种在数据通信系统中发射和接收扩频信号中的信息的方法。该方法在发射机中包含步骤：将多个伪噪声（PN）序列发生器初始化为多个预定的初始状态，之后由多个PN序列发生器产生互相时间同步的多个发送PN序列，并且通过使用这多个发送PN序列对信息编码来发送扩频信号。该方法进一步包含在接收机中的步骤：捕获和跟踪多个发送PN序列中的一个预先确定的序列，并且预测和跟踪多个预定初始状态中的一个选定状态。该方法在接收机中进一步包括步骤：调整一个PN序列发生器产生一个与多个发送PN序列中的一个相对应，并与该多个发送PN序列中的该一个预定的序列时间同步的选定PN序列，并且通过利用该选定的PN序列对信息解码从而对多个发送PN序列的一个对应序列进行解扩的步

骤。

本发明的另一个方面是在数据通信系统中发送作为扩频信号信息的发射机。该发射机包含一个用于接收包含要发送的信息的消息的输入接口和一个连到输入接口的用于处理信息的处理器。该发射机进一步包含连到处理器准备由此初始化为多个预定初始状态的多个伪噪声(PN)序列发生器。该处理器控制多个PN序列发生器产生多个互相时间同步的发送PN序列。发射机同时包含至少一个射频(RF)调制器,用于在运用多个发送PN序列对信息编码之后,发射扩频信号。

本发明的另一个方面是在数据通信系统中用于接收扩频信号中的信息的接收机。该接收机包含一个用于捕获和跟踪互相时间同步的多个发送PN序列中的一个预定序列的捕获和跟踪单元和一个连到捕获和跟踪单元的处理器;该处理器用于预测和跟踪多个预定初始状态中的一个状态和用于调整PN序列发生器产生与多个发送PN序列中的一个相对应但不同于预先确定的那个序列并与预先确定的那个序列时间同步的一个选定的PN序列。该接收机进一步包括连到处理器的PN序列发生器,用于通过利用选定的PN序列对信息解码,从而对多个发送PN序列中的一个相应序列进行解扩。

本发明的另一个方面是在数据通信系统中用于接收扩频信号中的信息的接收机。该接收机包含一个捕获和跟踪单元和一个连到捕获和跟踪单元的处理器,其中捕获和跟踪单元用于捕获和跟踪互相时间同步的多个发送PN序列中的一个预定序列,处理器用于预测和跟踪多个预定初始状态中的一个状态和用于调整多个PN序列发生器同时产生与多个发送PN序列中的若干个相对应并与预先确定的一个序列时间同步的选定的PN序列。该接收机进一步包括连到处理器的多个PN序列发生器,用于通过利用多个选定的PN序列对信息解码,从而对多个发送PN序列中的若干个相应序列同时进行解扩。

附图简述

图1为遵照本发明的模块化移位寄存器的电原理框图。

图2为图1的模块化移位寄存器的示意表示。

图3为遵照本发明的扩频发射机后端的电原理框图。

图4是现有技术的串联式扩频接收机的电原理框图。

图 5 是现有技术的并联式扩频接收机的电原理框图。

图 6 是遵照本发明的扩频通信接收机的第一优选实施例的电原理框图。

图。

图 7 是遵照本发明的扩频通信接收机的第二优选实施例的电原理框图。

图 8 是遵照本发明的扩频发射机的电原理框图。

图 9 是遵照本发明的一种发射扩频信号中的信息的方法的流程图。

图 10 是遵照本发明的一种接收扩频信号中的信息的方法的流程图。

图 11~13 是描述遵照本发明所用的 m 序列的配置的图表。

#### 附图的详细描述

下面将描述的是在扩频通信系统中发射和接收多个时间同步的伪噪声 (PN) 序列的低成本实现。描述的两个接收机实现可以被用来接收多个时间同步的 PN 序列。现有技术的扩频接收机已经要求一个专用信道来解扩每一个扩频信号。为了成功地解扩信号，不得不单独捕获和跟踪每个扩频信号。遵照本发明的下面所述的方法只需要捕获和跟踪时间同步的 PN 序列的单个序列，来对其余的 PN 序列进行解扩。该方法减少了要求同时接收两个或多个扩频信号的接收机的复杂度，从而提供了一种成本有效的实现方法。

图 1 为遵照本发明的模块化移位寄存器 100 的电原理框图。为了简化图形，普通技术人员所熟知的时钟和其它控制信号被省略了。模块化移位寄存器 100 更可取地是包含多个常规 1 比特移位寄存器 102，通过常规的异或(XOR)逻辑电路 106 互相连接。每个异或逻辑电路 106 的第二个输入连接到多个常规两个输入端与门 104 中的一个的输出端。多个与门 104 中的每一个的第一个输入端连到模块化移位寄存器 100 的输出端 108。多个与门 104 中的每一个的第二个输入端连到存在常规寄存器(未表示出)中的代表一个抽头(下面进一步讨论)的一个值，它控制着模块化移位寄存器 100 的反馈配置。以普通技术人员所熟知的一种方式设置模块化移位寄存器 100，用于产生最大长度线性移位寄存器序列(即简言之，m 序列)。应能理解的是，可选地，一种简单的连续的移位寄存器型实现方法也能用于产生本发明所用的 m 序列。然而，由于后者的实现方法时间上不够有效，所以



优选模块化的方法。关于用于扩频通信的  $m$  序列的产生和利用的进一步信息是可以获得的, 例如 George R.Cooper 和 Clare D.McGillem 所写的《现代通信系统和扩频技术》第 289 - 305 页和第 326 - 331 页, McGraw-Hill, Inc., 1986.

参数  $t_0^j, t_1^j, \dots, t_m^j$  作为抽头, 代表发生器的反馈配置。在时间  $k$ ,  $m$  个移位寄存器的内容从右向左分别标记为  $C_0^j(k), C_1^j(k), \dots, C_{m-1}^j(k)$ 。在下一个时刻  $k+1$ , 移位寄存器的内容由下式给出:

$$c_i^j(k+1) = \begin{cases} c_{i+1}^j(k) \oplus (t_{i+1}^j \cdot c_0^j(k)) & \text{对于 } i=0, 1, \dots, m-2 \\ c_0^j(k) & \text{对于 } i=m-1 \end{cases}$$

对于  $i=m-1$

对于  $j=0, 1, \dots, N-1$  和  $k=1, 2, \dots$ , 给出初始条件  $C_i^j(k)$ ,  $i=0, 1, \dots, m-1$ 。( $N$  代表对于一个给定的发生器大小的  $m$  序列的最大可能数目, 将在下面定义)。通过定义  $c_m^j=0$ , 上面的表达式可以更简洁地写作:

$$c_i^j(k+1) = c_{i+1}^j(k) \oplus (t_{i+1}^j \cdot c_0^j(k)) \quad \text{对于 } i=0, 1, \dots, m-1$$

为简化, 定义下面的无符号整数

$$c^j(k) = c_{m-1}^j(k) c_{m-2}^j(k) \dots c_0^j(k) \quad \text{二进制形式 (对 } k=0, 1, \dots) \text{, 和}$$

$$t^j = t_m^j t_{m-1}^j \dots t_0^j \quad \text{二进制形式}$$

$m$  序列的一个周期由

$c_0^j(2^m-2), c_0^j(2^m-3), \dots, c_0^j(1), c_0^j(0)$  给出。因此, 用  $\{c_0^j(k)\}$  标记系统的第  $j$  个  $m$  序列。

一个  $m$  级的序列的周期为  $L=2^m-1$ , 所说的一个  $m$  序列是在条件:  $m$  比特整数  $c^j(0)$  为非零,  $m+1$  比特整数  $t^j$  的比特对应于系数为 0 或 1 的不可约  $m$  次多项式。有  $N$  个这样的整数, 其中  $N = \frac{1}{m} \phi(2^m-1)$ ,  $\phi(k)$  为小于  $k$  并最接近  $k$  的整数的个数。对于给定的一套抽头  $t^j$ , 不同的初始状态将引起相同的  $m$  序列移位形式的不同。

图 2 为模块化移位寄存器 100 的示意表示。在图 2 中描述了输入一个时钟信号的一个终端(CLK), 用于多个模块化移位寄存器 100 互相时间同步。

图 3 为遵照本发明的第一优选实施例的扩频发射机后端的电原理框图。发射机后端 300 包含一个第 0 个  $m$  序列发生器 302, 它有第 0 个初始

化总线 328 用第 0 套初始值设置对移位寄存器 102 的内容初始化。第 0 个 m 序列发生器 302 也包含用于接收第 0 套用于定义由发生器 302 产生的 m 序列的抽头值设置的第 0 个抽头总线 330 和一个用于接收时钟信号的时钟总线 332。发生器 302 连到异或逻辑电路 303 的第一个输入端，异或逻辑电路 303 的第二个输入端连到第 0 个数据流总线 311。异或逻辑电路 303 的输出连到用于产生扩频射频信号的常规射频(RF)调制器 304。另外地，作为一个选择，发射机后端 300 可以省略异或逻辑电路 303 和第 0 个数据流。这个选择允许发射机后端 300 发送不被任何数据流调制的第 0 个 m 序列，从而，在接收机中实现第 0 个 m 序列的捕获和跟踪，如下面的进一步描述。

发射机后端 300 进一步包含第 1 个 m 序列发生器 306，它有第 1 个初始化总线 338 用第 1 套初始值设置对移位寄存器 102 的内容初始化。第 1 个 m 序列发生器 306 也包含用于接收第 1 套用于定义由发生器 306 产生的 m 序列的抽头值设置的第 1 个抽头总线 334 和一个用于接收时钟信号的时钟总线 332。发生器 306 连到异或逻辑电路 308 的第一个输入端，异或逻辑电路 308 的第二个输入端连到第 1 个数据流总线 312。异或逻辑电路 308 的输出连到用于产生包含由第 1 个 m 序列扩频的第 1 个数据流的扩频射频信号的常规 RF 调制器 310。

此外，发射机后端 300 进一步包含其它的发生器和调制器，一直到第 (N-1) 个 m 序列发生器 320，它有第 N-1 个初始化总线 340 用第 N-1 套初始值设置对移位寄存器 102 的内容初始化。第 N-1 个 m 序列发生器 320 也包含用于接收第 N-1 个用于定义由发生器 320 产生的 m 序列的抽头值设置的第 N-1 个抽头总线 336 和一个用于接收时钟信号的时钟总线 332。发生器 320 连到异或逻辑电路 322 的第一个输入端，异或逻辑电路 322 的第二个输入端连到第 N-1 个数据流总线 326。异或逻辑电路 322 的输出连到用于产生包含由第 N-1 个 m 序列扩频的第 N-1 个数据流的扩频射频信号的常规 RF 调制器 324。

RF 调制器 304,310,324 的输出在一个常规相加器 314 中相加，相加器连到一个常规功率放大器 316 和用于发射扩频信号的天线 318。扩频发射机后端 300 有以下条件满足本发明的第一优选实施例：所有 m 序列有共同

的  $m$  比特整数  $c^j(0)$ , 即  $c^0(0)=c^1(0)=\dots=c^{N-1}(0)$ 。随后, 根据  $m$  序列的特性, 对于  $h=0,1,\dots$ ,  $c^0(h \cdot L)=c^1(h \cdot L)=\dots=c^{N-1}(h \cdot L)$  (即  $c^j(h \cdot L)$  的值与  $j$  无关)。扩频发射机后端 300 因而发射多个时间同步的扩频信号。

遵照本发明的另一实施例中, 发射机后端 300 的所有  $m$  序列并不是有共同的  $m$  比特整数  $c^j(0)$ 。以复杂度的稍微增加为代价, 某些或所有  $m$  比特整数  $c^j(0)$  可以互相不同。在另外的实施例中, 每个  $m$  序列发生器 302, 306, 320 的初始状态对于接收机是已知的, 所以在接收机中,  $m$  序列的相对位置可以复制。另外的这一实施例的可能的优点和缺点将在下面进一步讨论。

在扩频发射机后端 300 中, 第 0 个  $m$  序列更可取地是不用数据来调制。这种数据的缺少不是绝对需要的, 但是当没有数据出现时,  $m$  序列的捕获更简单, 因而有速度更快的优点。此外, 对  $m$  比特整数  $c^0(0)$  的值作出选择 (例如, 通过计算机模拟) 从而减少每对  $m$  序列平均的互相关的幅度。有  $N(N-1)/2$  对  $m$  序列。上述的选择是优先的, 但是遵照本发明不是绝对需要的。

为了对多个扩频信号进行解码, 一个常规接收机必须捕获和跟踪每个 PN 序列以对相应数据进行解码。一个现有技术的串联式扩频接收机 400, 如图 4 所示, 包含一个用来截收多个扩频信号的天线 402, 天线 402 连到用于解调多个扩频信号的 RF 解调器 404。解调器 404 连到一个捕获和跟踪单元 406, 捕获和跟踪单元 406 通过一条控制总线 414 连到与之合作捕获和跟踪多个扩频信号中的一个的第  $j$  个  $m$  序列发生器 408。接收机 400 不能同时对多于一个的数据流进行解码。而且, 为了对不同的数据流进行解码, 接收机 400 必须捕获和跟踪相应的  $m$  序列, 这需要时间。

现有技术的并行扩频接收机 500, 如图 5 所述, 能同时对多个扩频信号进行解码, 但是需要多个捕获和跟踪单元 406 和多个  $m$  序列发生器 408。并行实现所需的附加硬件将大大增加接收机 500 的成本。

图 6 为遵照本发明的扩频通信接收机 600 的第一实施例的电原理框图。接收机 600 包含一个连到用于截收和解调多个扩频信号的常规 RF 解调器 604 的常规天线 602。解调器 604 连到一个常规捕获和跟踪单元 606, 捕获和跟踪单元 606 通过控制总线 614 连到控制由遵照本发明的第  $j$  个  $m$

序列发生器 608 产生的伪噪声(PN)序列的处理器 616。发生器 608 连到捕获和跟踪单元 606，用于提供一个  $m$  序列与解调信号作比较。处理器 616 与捕获和跟踪单元 606 和第  $j$  个  $m$  序列发生器 608 协作，捕获和跟踪多个扩频信号中的任何一个。这是通过捕获和跟踪  $m$  序列中的一个预定的序列，然后，与发生器 608 的预定初始状态的事件相符合，调整发生器 608 的抽头产生任意需要的 PN 序列来实现。发生器 608 进一步连到异或逻辑单元 610 的第一个输入端，异或逻辑单元 610 的第二个输入端连到用于接收多个扩频信号的 RF 调制器。异或逻辑单元 610 对与发生器 608 产生的  $m$  序列相对应的编码数据流进行解扩，在输出端 612 产生相应的数据流。

遵照本发明的另一实施例中，其中发射机后端 300 的所有  $m$  序列没有共同的  $m$  比特整数  $c^j(0)$ ，某些  $m$  序列配置不仅需要调整与预定初始状态事件相符的发生器 608 的抽头，而且，重新装入与下一个要产生的  $m$  序列相对应的初始状态。另外地，通过审慎地选取发送的  $m$  序列的初始状态，即使两个  $m$  序列的初始状态不同，也可能安排任何两个  $m$  序列在序列中一个或多个对应点在发生器 608 中有一套共同的状态。在后一种情形下，如果作调整以便与两个  $m$  序列有一套共同状态的点相符合，那么只需要调整发生器 608 的抽头。此外，第 0 个  $m$  序列能比每个周期一次更频繁的速度改变  $m$  序列(没有额外计算)可能是有利的。例如在一个以用不同  $m$  序列编码的短脉冲形式发送数据的保密系统中。遵照该另一实施例的  $m$  序列的不同配置将结合图 11 - 13 进一步讨论。

图 7 是遵照本发明的扩频通信接收机 700 的第二优选实施例的电原理框图。接收机 700 既具有现有技术中串行方法的简便性又有现有技术中并行方法的速度。接收机 700 包含一个天线 702 和一个用于截收和解调多个时间同步的扩频信号的常规解调器 704。解调器输出端 706 连到一个用于捕获和跟踪最好是第 0 个  $m$  序列的常规捕获和跟踪单元 710。捕获和跟踪单元 710 通过一条控制总线 742 连到用于控制由多个  $m$  序列发生器 714, 722, 730 产生的 PN 序列的处理器 712。 $m$  序列经由处理器 712 提供的共同的时钟信号(CLK)互相时间同步。

更可取地，第 0 个  $m$  序列发生器 714 的输出端 716 连到捕获和跟踪单元 710 提供第 0 个  $m$  序列与解调信号作比较。多个异或逻辑单元

718,726,734 的第一个输入端分别连到发生器 714,722,730 的输出端 716,724,732。多个异或逻辑单元 718,726,734 的第二个输入端连到解调器输出端 706。多个异或逻辑单元 718,726,734 的输出端 720,728,736 同时产生多个扩频信号数据流。应该注意不用数据流调制第 0 个  $m$  序列的系统, 异或逻辑单元 718 和第 0 个数据流的输出 720 可以省略。另外地, 可以通过现有技术中的普通技术的一种来评估, 数据流解码器 738 的单元(用虚线框描述)既可以用数字信号处理器, 如由 Motorola, Inc. of Schaumburg IL 公司生产的模型 DSP56100 处理器, 或应用专用集成电路(ASIC)。当接收机 700 被描述成具有所有  $N$  个可能的  $m$  序列发生器 714,722,730, 如果不希望同时解扩所有  $N$  个可能的  $m$  序列, 值得注意的是接收机中  $m$  序列发生器 714,722,730 的数目可以少于  $N$ 。

更多的操作细节中, 接收机 600,700 最好通过选择对应于  $t^0$  的设置, 先捕获  $\{c_0^0(k)\}$ , 即没有数据的  $m$  序列。另外地, 在更通常的所有  $m$  序列都被数据调制的设置中, 接收机 600,700 可以捕获任何一个指定为第一的序列。

一旦初始捕获结束了, 可以通过改变本地产生的  $m$  序列的复制的反馈设置, 从任何一个  $m$  序列中解调出数据。由于在发射机后端 300 处, 需要所有的  $m$  序列具有相同的初始状态的限制, 捕获随后的  $m$  序列是不必要的。

最初地, 为了捕获  $\{c_0^0(k)\}$ , 本地产生的  $m$  序列具有对应于  $t^0$  的反馈设置。一旦  $\{c_0^0(k)\}$  被捕获了, 监控  $c^j(k)$  直到  $c^j(k)=c^0(0)$  (即直到移位寄存器状态代表初始状态)。一旦  $c^j(k)=c^0(0)$ , 可以改变抽头值  $t^j$  为  $t^{j+1}$ , 对于某些  $j \in \{1, 2, \dots, N-1\}$ 。参数  $j$  对应于接收机 600,700 下一步该解扩的  $m$  序列。从这个  $m$  序列中获得的数据能包含包括当又有  $c^j(k)=c^0(0)$  时, 要用的  $j_n$  的下一个值在内的任何信息。当然, 反馈设置不必每个周期都变化。

在一个实际系统中, 监控  $c^j(k)$  直到  $c^j(k)=c^0(0)$  可能没有留出足够的时间去改变  $t^j$  和对希望的数据流的正确解码。这个问题可以通过监控  $c^j(k)$  直到  $c^j(k)=c^0(hL-a)$  来容易地解决, 其中  $a$  和  $h$  为正整数。参数  $a$  代表一个足够长的时间允许  $t^j$  到时刻  $c^j(k)=c^0(hL)=c^0(0)$  时成为下一个值。

总之, 考虑抽头设置为  $t^j=t^n$  的情形, 暗示数据流  $j_n$  正被解码 ( $j_n \neq 0$ )。

假定下一个希望的数据流为  $j_{n+1}$ 。抽头  $t^j$  当  $c^j(k)=c^0(0)$  时应该变为  $t^j=t^j_{n+1}$ 。经预测, 当  $c^j(k)=c^{j_n}(hL-a)$ , 可以知道在时间  $a$  之后,  $c^j(k)=c^{j_n}(k)=c^{j_n}(hL)=c^0(0)$ 。给定  $a$ ,  $c^{j_n}(hL-a)$  的值取决于  $i^{j_n}$  和  $c^0(0)$ , 并且不总是等于  $c^0(hL-a)$ 。

另外地, 在等待直到  $c^j(k)=c^0(hL)=c^0(0)$  才改变数据流是一个不能接受的延迟的系统中, 抽头  $t^j=t^j_n$  在任何时间  $hL+b$  都能变为  $t^j=t^{j_{n+1}}$ , 其中  $b$  和  $h$  为正整数, 只要移位寄存器的内容  $c^j(hL+b)=c^{j_n}(hL+b)$ , 同时变为

$$c^j(hL+b)=c^{j_{n+1}}(hL+b) \quad c^{j_{n+1}}(hL+b) \text{ 的值可以通过使用条件 } c^{j_{n+1}}(hL)=c^0(0) \text{ 和}$$

$$c^{j_{n+1}}(hL+b)=\begin{cases} c^{j_{n+1}}(hL+b-1) \oplus (t^{j_{n+1}}_{i+1} \cdot c^{j_{n+1}}_0(hL+b-1)) & \text{对于 } i=0,1,\dots,m-2 \\ c^{j_{n+1}}_0(hL+b-1) & \text{对于 } i=m-1 \end{cases}$$

重新找到。如果  $b > \frac{L}{2}$ , 使用条件  $c^{j_{n+1}}(hL+L)=c^0(0)$  和

$$c^{j_{n+1}}(hL+b)=\begin{cases} c^{j_{n+1}}(hL+b+1) \oplus (t^{j_{n+1}}_{i+1} \cdot c^{j_{n+1}}_{m-1}(hL+b+1)) & \text{对于 } i=1,2,\dots,m-1 \\ c^{j_{n+1}}_{m-1}(hL+b+1) & \text{对于 } i=0 \end{cases}$$

将减少计算量。

更一般地, 在不需要  $m$  序列具有相同初始条件的实施例中, 上述计算仍能利用上述条件。

应该理解的是, 如果接收机 700 包含产生所有可能的  $m$  序列的  $N$  个发生器 714,722,730, 一旦调整抽头来使发生器 714,722,730 同步, 就不必作进一步调整。进一步要理解的是, 另外地, 如果接收机 700 有  $N$  个发生器, 抽头可以预编程, 并且除了第 0 阶发生器 714 外, 所有的发生器时钟保持不允许, 直到检测到预确定的初始状态, 从而使发生器 714,722,730 同步。

进一步要理解的是在发射机后端 300 的所有  $m$  序列没有共同的  $m$  比特整数  $c^j(0)$  的另一实施例中, 某些  $m$  序列配置不仅需要调整与预定初始状态事件相符的发生器 714,722,730 的抽头, 而且, 要再装入与下一个要产生的  $m$  序列相对应的初始状态。另外地, 通过审慎地选取发送的  $m$  序列的初始状态, 即使两个  $m$  序列的初始状态不同, 也可能安排任何两个  $m$  序列在序列中一个或多个对应点在发生器 714,722,730 中有一套共同的状态。在后一种情形下, 如果作调整以便在两个  $m$  序列有一套共同状态的点处相符合, 那么只需要调整发生器 714,722,730 的抽头。

图 8 是遵照本发明的扩频发射机 800 的电原理框图。发射机 800 包含

一个连到例如公共交换电话网(PSTN)上的输入接口 804, 用于接收包含发射机 800 与之通讯的信息的消息。发射机进一步包含一个连到输入接口用来处理信息的常规处理器 802。发射机 800 进一步包含发射机后端 300, 用于发送作为遵照本发明的多个时间同步的扩频信号的信息。处理器 802 被编程用于控制遵照本发明的发射机后端 300。发射机后端 300 通过总线 311,312 和 326 - 340 连到控制发射机后端的处理器 802 上。应该理解的是, 另外地, 通过利用已有技术中熟知的技术, 总线 311,312 和 326 - 340 可以被更少的总线或单根总线所代替。

图 9 是遵照本发明的一种发射扩频信号中的信息的方法的流程图。该流程图以处理器 802 为发射机 800 的 m 序列发生器 302,306,320 选择多个预定初始状态 902 为开始。多个预定初始状态最好是那些能够减少每对由 m 序列发生器 302,306,320 产生的多个发送的 PN 序列(最佳地, 为 m 序列)平均的互相关值的状态。然后, 处理器 802 将 m 序列发生器 302,306,902 初始化为多个预定初始状态 904。之后, 处理器 802 通过提供给 m 序列发生器 302,306,320 一个共同的时钟信号, 以时间同步方式产生多个的发送 PN 序列 906。发射机后端 300 之后通过利用多个发送的 PN 序列对信息编码, 发送一个扩频信号 908。更可取地, 为了实现对 PN 序列的捕获和跟踪, 多个发送的 PN 序列中的某一个序列应不被信息调制来发送。

图 10 是遵照本发明的一种接收扩频信号中的信息的方法的流程图。流程图以接收机 600,700 捕获和跟踪多个发送 PN 序列(最好为 m 序列)中的一个预定的 PN 序列 1002 为开始。然后, 处理器 616,712 预测和跟踪如上所述的多个预定初始状态中的一个 1004。然后, 与多个预定初始状态中的一个事件相符, 处理器 616,712 调整 PN 序列发生器的反馈设置以产生一个与多个发送的 PN 序列中的一个相对应的并与预定的 PN 序列时间同步的选定的 PN 序列 1006。依靠下面将进一步讨论的为系统选定的 m 序列的配置, 处理器 616,712 也能将新的内容装入 PN 序列发生器的模块化移位寄存器 100。接收机之后通过使用选定的 PN 序列对选定的 PN 序列所携带的信息进行解码, 从而对多个发送 PN 序列中的对应的一个序列进行解扩 1008。

另外地, 跟随步骤 1004, 在与多个预定初始状态中一个事件不同的时刻, 处理器 616,712 可以为 PN 序列发生器 608,714,722,730 确定一个新的

状态,这个新的状态对应于那个时刻选定的 PN 序列的状态. 处理器 616,712 之后用这个新状态装入 PN 序列发生器 608,714,722,730 步骤 1012. 处理器同时调整 PN 序列发生器 608,714,722,730 的反馈配置, 产生与预定的 PN 序列时间同步的选定 PN 序列步骤 1014. 流程然后继续向前到步骤 1008 解扩信号.

图 11 为描述遵照本发明的 m 序列的第一个配置的表格. 在这个配置中, 所有 m 序列被限制在具有相同的初始状态. 在此例中, 用长度为 31 的 PN 码作示意性说明. 这里, 6 个 5 比特移位寄存器的二进制内容  $C^i(k)$  以八进制方式给出, 初始状态被任意设定为 37, 其中的移位寄存器以时刻  $k = 0$  的状态被初始化.

如果发射机 800 被限制在所有 m 序列具有相同的初始状态, 那么从一个 m 序列跳变为另一个 m 序列除了在序列开始, 即当  $k = 0$ , 如上所述的以外, 需要额外的计算来改变 m 序列.

此外, 当移位寄存器被限制在具有相同的初始状态, m 序列的互相关特性就限于由受限的几个可能的初始状态的子集所获得的水平. 选择初始状态的更灵活性可能有助于可能获得一系列包括所有可能的初始状态的 m 序列的最好的互相关特性.

稍作变更, 可以不用所有 m 序列有相同的初始状态这一限制, 需要的是发射机 800 的 m 序列的相对位置已知, 从而可以在接收机 600,700 中复制它. 只要初始状态对接收机 600,700 是已知的, 发射机 800 中的每个 m 序列可以具有不同的初始状态. 由于 m 序列是确定的, 那么更通常的, 本地产生的 m 序列移位寄存器可以直到检测到一个预定的状态才被监控, 那时, 可以改变反馈抽头产生一个不同的 m 序列, 同时在接收机 600,700 中产生从发射机 800 中的 m 序列的相对位置来预先确定的恰当的初始状态的复制.

图 12 为与前述的图 11 中相同的 m 序列的发射机移位寄存器 100 的内容的另一种配置. 图 12 区别于图 11 之处在于, 不施加初始状态相同的限制. 同样, 例子的码长为 31, 6 个移位寄存器的二进制内容  $C^i(k)$  以八进制形式给出. 初始状态设置为  $C^0(0)=23$ ,  $C^1(0)=21$ ,  $C^3(0)=17$ ,  $C^4(0)=10$ ,  $C^5(0)=4$ .



假定初始状态  $C^j(0)$  已知, 考虑对应于  $j=0$  的  $m$  序列, 例如, 用于图 6 的  $m$  序列发生器 608 的移位寄存器。如果希望切换到对应于  $j=2$  的  $m$  序列, 那么移位寄存器的内容直到内容等于 23 才被监控, 此时, 抽头从  $t^0$  变到  $t^2$ ; 并且同时地, 移位寄存器的内容从 23 变到 1。此后, 如果  $m$  序列为了解扩数据流 5, 将变为对应于  $j=5$  的内容, 那么移位寄存器的内容直到内容等于 1 才被监控, 那时, 抽头从  $t^2$  变到  $t^5$ ; 并且同时地, 移位寄存器的内容从 1 变到 4。在此例中, 与图 11 的例子相似, 变化发生在码序列的开始。不同点在于, 没有限制发射机 800 中的  $m$  序列的初始状态相同, 并且除了改变抽头外, 必须改变移位寄存器的内容。通过不限初始状态相同获得的好处是可以完全自由地选择可能的初始状态优化某些系统性能参数, 例如互相关特性。

结合图 12 的第二个例子, 假定发射机移位寄存器 100 的内容除了时间  $k=0$  的初始状态外, 对于  $k=8, k=16$  和  $k=24$  也是已知的。现在考虑例如对于  $j=0$  的  $m$  序列。如果希望切换到对应于  $j=2$  的  $m$  序列, 那么移位寄存器的内容不论什么先发生, 直到内容等于 23, 10, 27 或 3 才被监控。假定例如等于 10 的内容先被检测, 那么抽头从  $t^0$  变到  $t^2$  并且同时地, 移位寄存器的内容从 10 变到 23。此后, 如果  $m$  序列为了解扩数据流 5, 将变为对应于  $j=5$ , 那么移位寄存器的内容直到内容等于 1, 23, 16 或 13 中先出现的任一个才被监控。假定例如内容先达到 16, 抽头从  $t^2$  变到  $t^5$ ; 并且同时地, 移位寄存器的内容从 16 变到 24。以相似的方式, 抽头可以在移位寄存器的内容已知的任何时间期间改变。

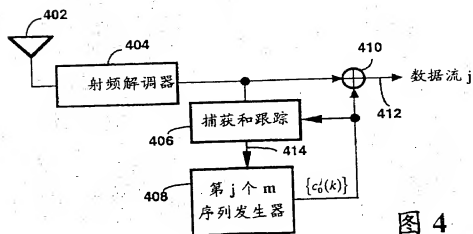
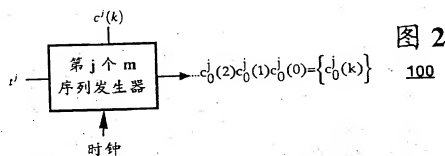
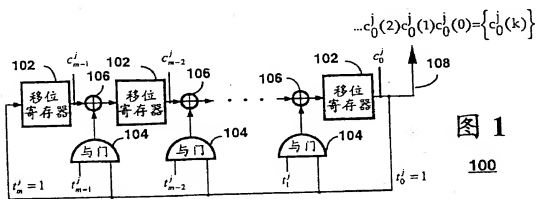
第二个例子通过利用查表, 能有利地减少改变  $m$  序列所需的计算。很显然, 如果接收机 600,700 存储了发射机发生器的内容的更多的信息, 改变  $m$  序列所需的时间能进一步减少。极限情况, 接收机 600,700 可以具有对于所有  $k$  值的移位寄存器 100 的内容的知识, 因而允许随时改变  $m$  序列。

图 13 给出示意说明  $m$  序列的第三个配置的例子。其中不要求初始状态相同, 并且不必改变移位寄存器的内容来改变  $m$  序列。这个第三例不象移位寄存器的内容也改变的第二例那么灵活, 但是有利地是接收机 600,700 硬件可以制作稍微简单。如图 12 所示的相同的初始条件在图 13 中给出。然而图 13 中, 高亮显示区的对于不同  $j$  值的移位寄存器的内容对给定相同

的  $k$  值是相同的。例如，对于  $j=1$  和  $j=2$  的移位寄存器的内容在时间  $k=1$  都等于 3。因而，一旦检测到移位寄存器的内容等于 3，反馈抽头就从  $t^1$  变到  $t^2$ ，而不改变移位寄存器的内容。作为一个例子，接收机 600,700 中的一个单个信道以下述方式按周期顺序解扩数据流.....,0,1,2,3,4,5,0,1.....  
m 序列以  $j=0$  为开始，移位寄存器直到内容等于 7 才被监控，此时，抽头反馈配置从  $t^0$  变到  $t^1$ 。稍后，例如，移位寄存器直到内容等于 6 才被监控，此时，抽头反馈配置从  $t^1$  变到  $t^2$ 。更稍后一些，当移位寄存器的内容等于 23，抽头从  $t^2$  变到  $t^3$ ，然后当移位寄存器的内容等于 1，抽头从  $t^3$  变到  $t^4$ 。以相似的方式，当移位寄存器的内容等于 17，抽头从  $t^4$  变到  $t^5$ ，当移位寄存器的内容等于 25，抽头从  $t^5$  变回  $t^0$ 。值得注意的是，依靠现有技术中的普通技术，可以根据希望的系统目标，遵照本发明，对 m 序列的配置作其它各种变更。

这样，很显然，到此为止，本发明提供了在不需要昂贵的多个捕获和跟踪环路的多信道扩频信号中发射和接收信息的方法和装置。通过只利用单个的捕获和跟踪环路，该方法和装置有利地可以同时多个并行的时间同步的 PN 序列进行解码。

# 说明书附图



现有技术

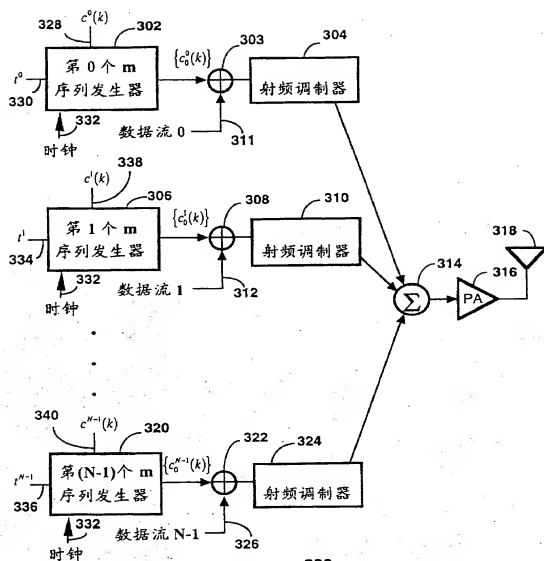


图 3

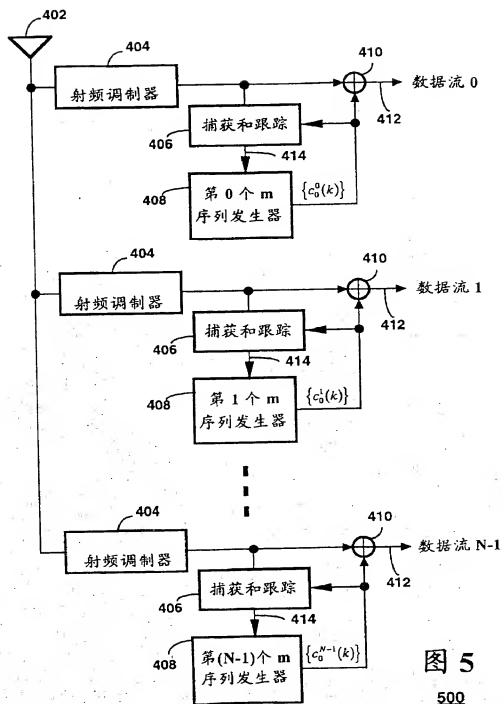


图 5

500

现有技术

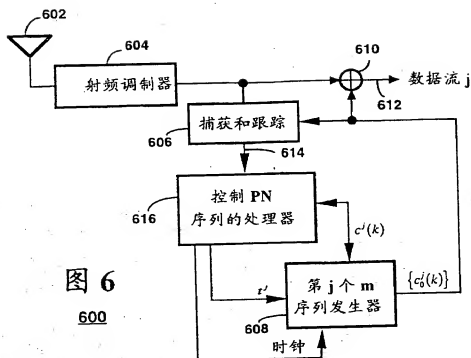


图 6

600

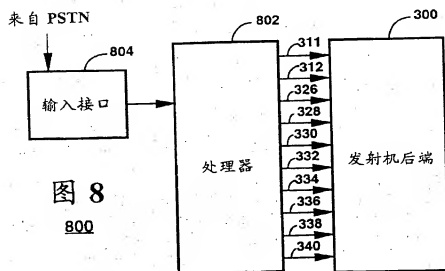


图 8

800

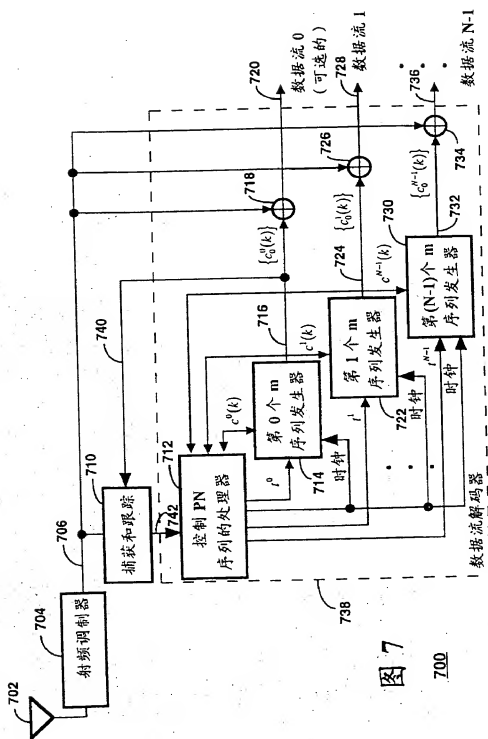


图 7

700

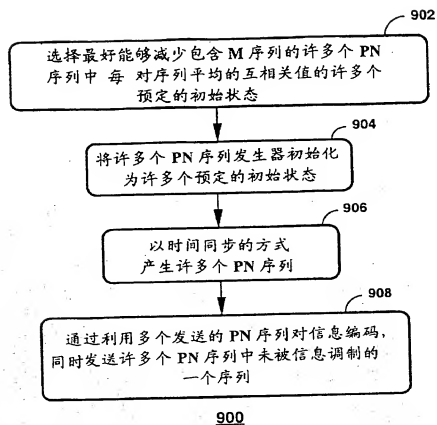


图 9



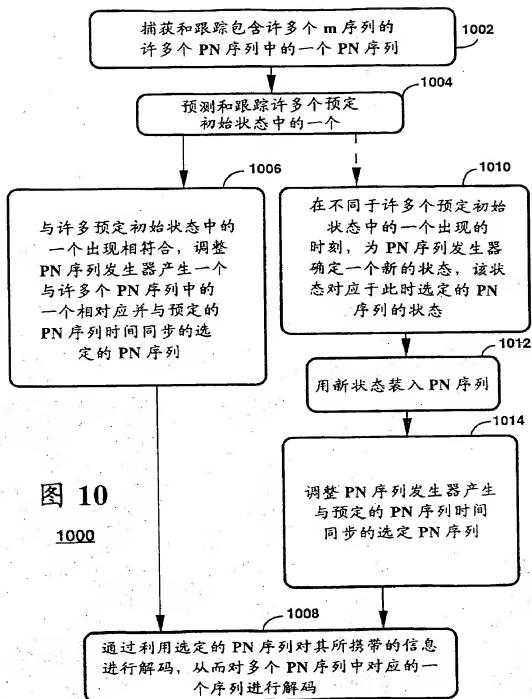


图 10  
1000

抽头反馈配置						
时间	j=0	j=1	j=2	j=3	j=4	j=5
k=0	37	37	37	37	37	37
1	36	36	36	36	36	36
2	34	34	35	35	35	34
3	31	30	33	33	32	31
4	23	21	27	26	24	22
5	6	3	16	14	10	4
6	15	6	34	31	21	11
7	32	15	30	23	2	23
8	24	33	21	7	4	6
9	11	27	2	16	11	14
10	22	16	5	34	22	30
11	4	35	12	30	5	20
12	10	32	25	20	12	1
13	20	25	13	1	25	2
14	1	12	26	3	13	5
15	2	24	15	6	26	13
16	5	10	32	15	14	26
17	12	20	24	32	30	15
18	25	1	10	25	20	32
19	13	2	20	12	1	25
20	27	4	1	24	3	12
21	16	11	3	11	7	24
22	35	22	6	22	16	10
23	33	5	14	4	34	21
24	26	13	31	10	31	3
25	14	26	22	21	23	7
26	30	14	4	2	6	16
27	21	31	11	5	15	35
28	3	23	23	13	33	33
29	7	7	7	27	27	27
30	17	17	17	17	17	17

图 11

抽头反馈配置						
时间	j=0	j=1	j=2	j=3	j=4	j=5
k=0	<b>23</b>	<b>21</b>	<b>1</b>	<b>17</b>	<b>10</b>	<b>4</b>
1	6	3	3	37	21	11
2	15	6	6	36	2	23
3	32	15	14	35	4	6
4	24	33	31	33	11	14
5	11	27	22	26	22	30
6	22	16	4	14	5	20
7	4	35	11	31	12	1
8	<b>10</b>	<b>32</b>	<b>23</b>	<b>23</b>	<b>25</b>	<b>2</b>
9	20	25	7	7	13	5
10	1	12	17	16	26	13
11	2	24	37	34	14	26
12	5	10	36	30	30	15
13	12	20	35	20	20	32
14	25	1	33	1	1	25
15	13	2	27	3	3	12
16	<b>27</b>	<b>4</b>	<b>16</b>	<b>6</b>	<b>7</b>	<b>24</b>
17	16	11	34	15	16	10
18	35	22	30	32	34	21
19	33	5	21	25	31	3
20	26	13	2	12	23	7
21	14	26	5	24	6	16
22	30	14	12	11	15	35
23	21	31	25	22	33	33
24	<b>3</b>	<b>23</b>	<b>13</b>	<b>4</b>	<b>27</b>	<b>27</b>
25	7	7	26	10	17	17
26	17	17	15	21	37	37
27	37	37	32	2	36	36
28	36	36	24	5	35	34
29	34	34	10	13	32	31
30	31	30	20	27	24	22

图 12

抽头反馈配置						
时间	j=0	j=1	j=2	j=3	j=4	j=5
k=0	23	21	1	17	10	4
1	6	<b>3</b>	<b>3</b>	37	21	11
2	15	<b>6</b>	<b>6</b>	36	2	23
3	32	15	14	35	4	6
4	24	<b>33</b>	31	<b>33</b>	11	14
5	11	27	<b>22</b>	26	<b>22</b>	30
6	22	16	4	14	5	20
7	4	35	11	31	12	1
8	10	32	<b>23</b>	<b>23</b>	25	2
9	20	25	<b>7</b>	<b>7</b>	13	5
10	1	12	17	16	26	13
11	2	24	37	34	14	26
12	5	10	36	<b>30</b>	<b>30</b>	15
13	12	20	35	<b>20</b>	<b>20</b>	32
14	<b>25</b>	1	33	<b>1</b>	<b>1</b>	<b>25</b>
15	13	2	27	<b>3</b>	<b>3</b>	12
16	27	4	16	6	7	24
17	<b>16</b>	11	34	15	<b>16</b>	10
18	35	22	30	32	34	21
19	33	5	21	25	31	3
20	26	13	2	12	23	7
21	14	26	5	24	6	16
22	30	14	12	11	15	35
23	21	31	25	22	<b>33</b>	<b>33</b>
24	3	23	13	4	<b>27</b>	<b>27</b>
25	<b>7</b>	<b>7</b>	26	10	<b>17</b>	<b>17</b>
26	<b>17</b>	<b>17</b>	15	21	<b>37</b>	<b>37</b>
27	<b>37</b>	<b>37</b>	32	2	<b>36</b>	<b>36</b>
28	<b>36</b>	<b>36</b>	24	5	35	34
29	34	34	10	13	32	31
30	31	30	20	27	24	22

图 13